

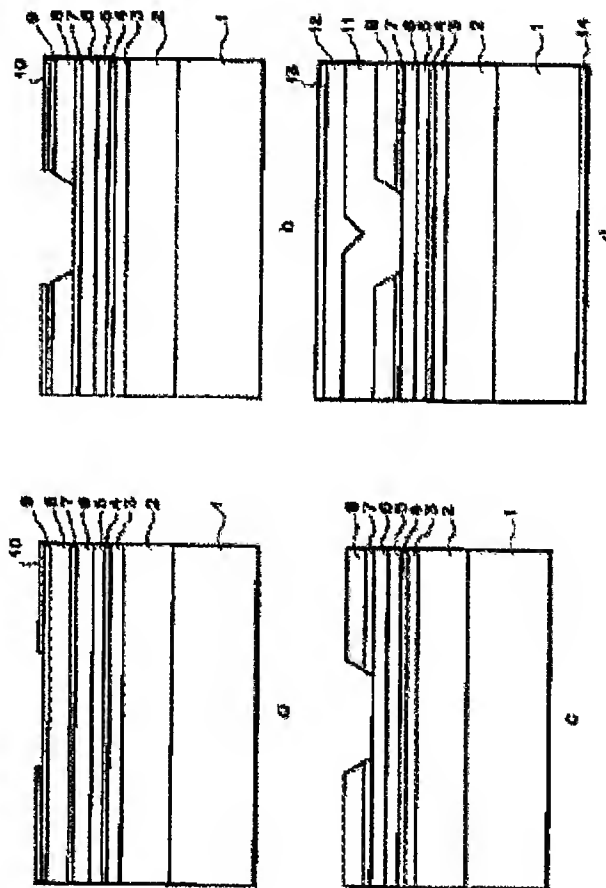
SEMICONDUCTOR LASER DEVICE

Publication number: JP2001223436
Publication date: 2001-08-17
Inventor: FUKUNAGA TOSHIKI; WADA MITSUGI
Applicant: FUJI PHOTO FILM CO LTD
Classification:
- **International:** H01S5/223; H01S5/00; (IPC1-7): H01S5/223
- **European:**
Application number: JP20000031733 20000209
Priority number(s): JP20000031733 20000209

Report a data error here

Abstract of JP2001223436

PROBLEM TO BE SOLVED: To obtain a fundamental transverse mode oscillation up to the high output by increasing a difference in an equivalent refractive index, in a semiconductor laser device having an inner current narrowing structure. **SOLUTION:** On an n-type GaAs substrate, an n-In_{0.8}Ga_{0.2}P lower clad layer 2, n- or i-In_{0.2}Ga_{0.8}As_{0.2}Py₂ optical wave guide layer 3, In_{0.2}Ga_{0.8}As_{0.2}Py₂ compression strain quantum well active layer 4, p- or i-In_{0.2}Ga_{0.8}As_{0.2}Py₂ optical wave guide layer 5, p-In_{0.8}Ga_{0.2}P first upper clad layer, p-In_{0.1}Ga_{0.9}As_{0.1}Py₁ etching block layer 7, and n-In_{0.8}Ga_{0.2}P current narrowing layer 8 are deposited in layer in a thickness of 1 μm, and a GaAs cap layer 9 is deposited in a thickness of 10 nm. Then, an SiO₂ film 10 is formed on the GaAs cap layer 9, and a part of the SiO₂ film 10 in a stripe region is removed by a width of about 3 μm. After etching the GaAs cap layer 9 and n-In_{0.8}Ga_{0.2}P current narrowing layer 8, the SiO₂ film 10 is removed, and then the GaAs cap layer 9 and a part of the In_{0.1}Ga_{0.9}As_{0.1}Py₁ etching block layer 7 at the bottom of the recess are removed. Thereafter, a p-Al_{0.4}Ga_{0.6}As second upper clad layer 11 and a p-GaAs contact layer 12 are formed.



Data supplied from the esp@cenet database - Worldwide

(12) **United States Patent**
Fukunaga et al.

(10) Patent No.: **US 6,516,016 B1**
 (45) Date of Patent: **Feb. 4, 2003**

(54) **HIGH-POWER SEMICONDUCTOR LASER
 DEVICE HAVING CURRENT
 CONFINEMENT STRUCTURE AND
 INDEX-GUIDED STRUCTURE, AND
 OSCILLATING IN TRANSVERSE MODE**

(75) Inventors: **Toshiaki Fukunaga, Kaisei-machi (JP);
 Mitsugu Wada, Kaisei-machi (JP)**

(73) Assignee: **Fuji Photo Film Co., Ltd., Kanagawa
 (JP)**

(*) Notice: Subject to any disclaimer, the term of this
 patent is extended or adjusted under 35
 U.S.C. 154(b) by 24 days.

(21) Appl. No.: **09/715,192**

(22) Filed: **Nov. 20, 2000**

(30) **Foreign Application Priority Data**

Nov. 19, 1999 (JP) 11-329866
 Feb. 9, 2000 (JP) 2000-031733

(51) Int. Cl.⁷ **H01S 5/00**
 (52) U.S. Cl. **372/45; 372/46**
 (58) Field of Search **372/45, 46, 43,
 372/44**

(56) **References Cited**

U.S. PATENT DOCUMENTS

5,379,312 A * 1/1995 Bour et al. 372/45
 5,395,792 A * 3/1995 Ikawa et al. 438/43
 6,028,874 A * 2/2000 Wada et al. 372/45
 6,055,255 A * 4/2000 Suyama et al. 372/46
 6,118,800 A * 9/2000 Kidoguchi et al. 372/46
 6,130,108 A * 10/2000 Uchida 438/46
 6,356,572 B1 * 3/2002 Tanaka et al. 372/45

FOREIGN PATENT DOCUMENTS

JP 11-74620 3/1999 H01S/3/18

OTHER PUBLICATIONS

Akihiro Shima, et al "0.78- and 0.98- μ m
 Ridge-Waveguide Lasers Buried with AlGaAs Confinement
 Layer Selectively Grown by Chloride-Assisted

MOCVD", IEEE Journal of Selected Topics in Quantum
 Electronics, vol. 1, No.2, Jun. 1995.

Shin Ishikawa, et al "0.98-1.02 μ m Strained InGaAs/
 AlGaAs Double Quantum-Well High-Power Lasers with
 GaInP Buried Waveguides", IEEE Journal of Quantum
 Electronics, vol. 29, No. 6, Jun. 1993.

M. Sagawa, et al, "High-Power Highly-Reliable Operation
 of 0.98- μ m InGaAs-InGaP Strain-Compensated Single-
 Quantum-Well Lasers with Tensile-Strained InGaAsP
 Barriers", IEEE Journal of Selected Topics in Quantum
 Electronics, vol. 1, No. 2, Jun. 1995.

* cited by examiner

Primary Examiner—Paul Ip

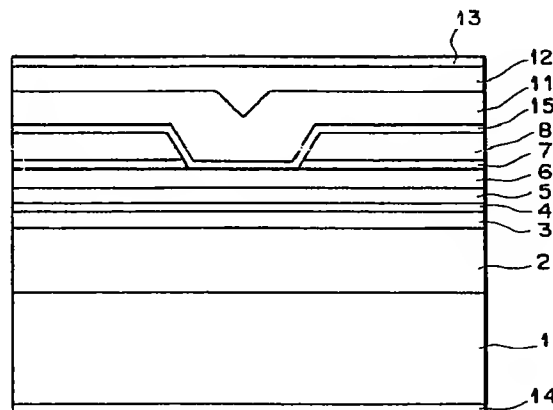
Assistant Examiner—Jeffrey Zahn

(74) Attorney, Agent, or Firm—Sughrue Mion, PLLC

(57) **ABSTRACT**

In a semiconductor laser device: a lower cladding layer; a lower optical waveguide layer; a compressive strain quantum well active layer made of $\text{In}_{x3}\text{Ga}_{1-x3}\text{As}_{1-y3}\text{P}_{y3}$, where $0 < x3 \leq 0.4$, $0 \leq y3 \leq 0.1$; an upper optical waveguide layer; a first upper cladding layer made of $\text{In}_{x8}\text{Ga}_{1-x8}\text{P}$ of a second conductive type, and formed on the upper optical waveguide layer; an etching stop layer made of $\text{In}_{x1}\text{Ga}_{1-x1}\text{As}_{1-y1}\text{P}_{y1}$ of the second conductive type, where $0 \leq x1 \leq 0.3$, $0 \leq y1 \leq 0.3$; a current confinement layer made of $\text{In}_{x8}\text{Ga}_{1-x8}\text{P}$ of the first conductive type, where $x8 = 0.49 \pm 0.01$; a second upper cladding layer made of $\text{Al}_{z4}\text{Ga}_{1-z4}\text{As}$ of the second conductive type, where $0.20 \leq z4 \leq 0.50$; and a contact layer of the second conductive type are formed on a GaAs substrate of a first conductive type in this order. In the semiconductor laser device, the absolute value of the product of the strain and the thickness of the compressive strain quantum well active layer is equal to or smaller than 0.25 nm; the absolute value of a second product of the strain and the thickness of the etching stop layer is equal to or smaller than 0.25 nm; and each of the lower cladding layer, the lower optical waveguide layer, the upper optical waveguide layer, the first upper cladding layer, the current confinement layer, the second upper cladding layer, and the contact layer has such a composition as to lattice-match with the GaAs substrate.

43 Claims, 14 Drawing Sheets



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-223436
(P2001-223436A)

(43)公開日 平成13年8月17日(2001.8.17)

(51)Int.Cl.⁷

H 0 1 S 5/223

識別記号

F I

H 0 1 S 5/223

ターム(参考)

5 F 0 7 3

審査請求 未請求 請求項の数8 O L (全 11 頁)

(21)出願番号 特願2000-31733(P2000-31733)

(22)出願日 平成12年2月9日(2000.2.9)

(71)出願人 000005201

富士写真フイルム株式会社

神奈川県南足柄市中沼210番地

(72)発明者 福永 敏明

神奈川県足柄上郡開成町宮台798番地 富

士写真フイルム株式会社内

(72)発明者 和田 貢

神奈川県足柄上郡開成町宮台798番地 富

士写真フイルム株式会社内

(74)代理人 100073184

弁理士 柳田 征史 (外1名)

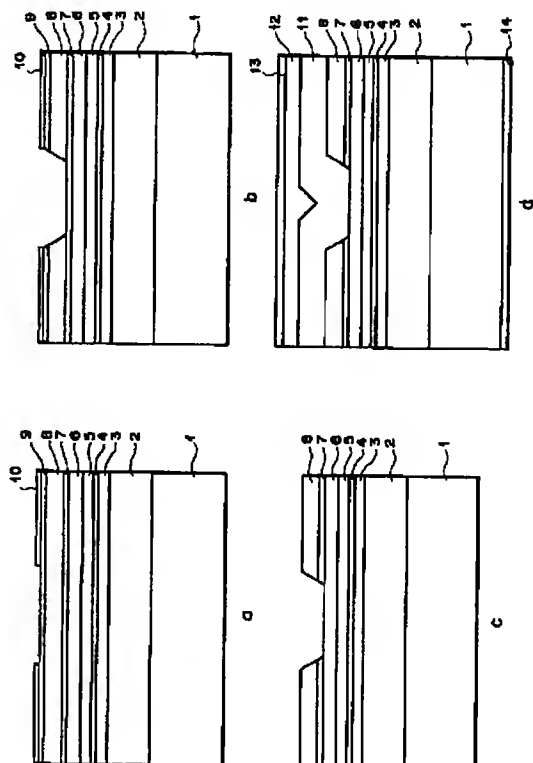
Fターム(参考) 5F073 AA20 AA53 AA74 CA13 CA14
CB10 EA16 EA18

(54)【発明の名称】 半導体レーザ装置

(57)【要約】

【課題】 内部電流狭窄構造を有する半導体レーザ装置において、等価屈折率段差を向上させ、高い出力まで基本横モード発振を得る。

【解決手段】 n型GaAs基板1上にn-In_x Ga_{1-x} P下部クラッド層2、nあるいはi-In_x Ga_{1-x} As_{1-y} P_y 光導波層3、In_x Ga_{1-x} As_{1-y} P_y 圧縮歪量子井戸活性層4、pあるいはi-In_x Ga_{1-x} As_{1-y} P_y 光導波層5、p-In_x Ga_{1-x} P上部第一クラッド層6、p-In_x Ga_{1-x} As_{1-y} P_y エッチング阻止層7、n-In_x Ga_{1-x} P電流狭窄層8を1 μm、GaAsキャップ層9を10nm積層する。この上にSiO₂膜10を形成し、3 μm程度の幅のストライプ領域のSiO₂膜10を除去し、GaAsキャップ層9、n-In_x Ga_{1-x} P電流狭窄層8をエッチングした後、SiO₂膜10を除去し、GaAsキャップ層と溝の底面のIn_x Ga_{1-x} As_{1-y} P_y エッチング阻止層7を除去する。p-Al_z Ga_{1-z} As上部第二クラッド層11、p-GaAsコンタクト層12を形成する。



【特許請求の範囲】

【請求項 1】 第一導電型 GaAs 基板上に、
 少なくとも第一導電型下部クラッド層、
 下部光導波層、
 組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ である $\text{In}_{x_3} \text{Ga}_{1-x_3} \text{As}_{1-y_3} \text{P}_{y_3}$ 圧縮歪量子井戸活性層、
 上部光導波層、
 組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 上部第一クラッド層、
 電流注入窓となるストライプ状の部分が除去された、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型 $\text{In}_{x_1} \text{Ga}_{1-x_1} \text{As}_{1-y_1} \text{P}_{y_1}$ エッチング阻止層、
 電流注入窓となるストライプ状の部分が除去された、組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 電流狭窄層がこの順に積層された結晶層の上に、
 組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型 $\text{Al}_{z_4} \text{Ga}_{1-z_4} \text{As}$ 上部第二クラッド層および第二導電型コンタクト層がこの順に積層されてなり、
 前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値が 0.25 nm 以下であり、
 前記エッチング阻止層の歪量と膜厚の積の絶対値が 0.25 nm 以下であり、
 前記圧縮歪量子井戸活性層および前記エッチング阻止層以外の全ての層が、前記第一導電型 GaAs 基板と格子整合する組成であることを特徴とする半導体レーザ装置。

【請求項 2】 第一導電型 GaAs 基板上に、
 少なくとも第一導電型下部クラッド層、
 下部光導波層、
 組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ である $\text{In}_{x_3} \text{Ga}_{1-x_3} \text{As}_{1-y_3} \text{P}_{y_3}$ 圧縮歪量子井戸活性層、
 上部光導波層、
 第二導電型上部第一クラッド層、
 電流注入窓となるストライプ状の部分が除去された、組成比が $0 \leq x_7 \leq 1$ である第二導電型 $\text{In}_{x_7} \text{Ga}_{1-x_7} \text{P}$ 第一エッチング阻止層、
 電流注入窓となるストライプ状の部分が除去された、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型 $\text{In}_{x_1} \text{Ga}_{1-x_1} \text{As}_{1-y_1} \text{P}_{y_1}$ 第二エッチング阻止層、
 電流注入窓となるストライプ状の部分が除去された、組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 電流狭窄層がこの順に積層された結晶層の上に、
 組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型 $\text{Al}_{z_4} \text{Ga}_{1-z_4} \text{As}$ 上部第二クラッド層および第二導電型コンタクト層がこの順に積層されてなり、
 前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値が 0.25 nm 以下であり、
 前記第一および第二エッチング阻止層の各歪量と各膜厚との積の和の絶対値が 0.25 nm 以下であり、
 前記圧縮歪量子井戸活性層、前記第一および第二エッチ

ング阻止層以外の全ての層が、前記第一導電型 GaAs 基板と格子整合する組成であることを特徴とする半導体レーザ装置。

【請求項 3】 前記第二導電型上部第一クラッド層が、組成比が $x_6 = (0.49 \pm 0.01)y_6$ および $0.2 < y_6 < 1$ である $\text{In}_{x_6} \text{Ga}_{1-x_6} \text{As}_{1-y_6} \text{P}_{y_6}$ 、または、組成比が $0.25 \leq z_5 \leq 0.7$ である $\text{Al}_{z_5} \text{Ga}_{1-z_5} \text{As}$ のいずれかの組成であることを特徴とする請求項 2 記載の半導体レーザ装置。

【請求項 4】 前記結晶層と前記第二導電型 $\text{Al}_{z_4} \text{Ga}_{1-z_4} \text{As}$ 上部第二クラッド層との間に、 $10 \sim 400 \text{ nm}$ の厚みの、組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 層が積層されていることを特徴とする請求項 1 から 3 いずれか記載の半導体レーザ装置。

【請求項 5】 前記圧縮歪量子井戸活性層の上下に、組成比が $0 \leq x_5 \leq 0.3$ および $0 < y_5 \leq 0.6$ である $\text{In}_{x_5} \text{Ga}_{1-x_5} \text{As}_{1-y_5} \text{P}_{y_5}$ 引張り歪障壁層が形成されており、前記圧縮歪量子井戸活性層の歪量と膜厚の積と、該引張り歪障壁層の歪量と該 2 つの引張り歪障壁層の合計の膜厚の積との和の絶対値が 0.25 nm 以下であることを特徴とする請求項 1 から 4 いずれか記載の半導体レーザ装置。

【請求項 6】 前記ストライプの幅が $1 \mu\text{m}$ 以上であることを特徴とする請求項 1 から 5 いずれか記載の半導体レーザ装置。

【請求項 7】 第一導電型 GaAs 基板上に、
 第一導電型下部クラッド層、
 下部光導波層、
 組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ である $\text{In}_{x_3} \text{Ga}_{1-x_3} \text{As}_{1-y_3} \text{P}_{y_3}$ 圧縮歪量子井戸活性層、
 上部光導波層、
 組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 上部第一クラッド層、
 組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型 $\text{In}_{x_1} \text{Ga}_{1-x_1} \text{As}_{1-y_1} \text{P}_{y_1}$ エッチング阻止層、
 組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 電流狭窄層、
 GaAs キャップ層をこの順に積層し、
 前記 GaAs キャップ層の電流注入窓となる部分をストライプ状に除去し、
 次に、前記第一導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 電流狭窄層の電流注入窓となる部分をストライプ状に除去し、
 次に、該電流注入窓となる部分がストライプ状に除去された GaAs キャップ層および $\text{In}_{x_1} \text{Ga}_{1-x_1} \text{As}_{1-y_1} \text{P}_{y_1}$ エッチング阻止層の電流注入窓となるストライプ状の部分を除去した後、
 前記第一導電型 $\text{In}_{x_8} \text{Ga}_{1-x_8} \text{P}$ 電流狭窄層上に前記電流注入窓を覆うようにして、組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型 $\text{Al}_{z_4} \text{Ga}_{1-z_4} \text{As}$ 上部第二クラッド層および第二導電型コンタクト層をこの順に積層し、

前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値を0.25nm以下とし、

前記エッチング阻止層の歪量と膜厚の積の絶対値を0.25nm以下とし、

前記圧縮歪量子井戸活性層および前記エッチング阻止層以外の全ての層を、前記第一導電型GaAs基板と格子整合させることを特徴とする半導体レーザ装置の製造方法。

【請求項8】 第一導電型GaAs基板上に、第一導電型下部クラッド層、下部光導波層、組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ である $In_{x_3}Ga_{1-x_3}As_{1-y_3}P_{y_3}$ 圧縮歪量子井戸活性層、上部光導波層、第二導電型上部第一クラッド層、組成比が $0 \leq x_7 \leq 1$ である第二導電型 $In_{x_7}Ga_{1-x_7}P$ 第一エッチング阻止層、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型 $In_{x_1}Ga_{1-x_1}As_{1-y_1}P_{y_1}$ 第二エッチング阻止層、組成比が $x_8=0.49 \pm 0.01$ である第一導電型 $In_{x_8}Ga_{1-x_8}P$ 電流狭窄層、GaAsキャップ層をこの順に積層し、前記GaAsキャップ層の電流注入窓となる部分をストライプ状に除去し、次に、前記第一導電型 $In_{x_8}Ga_{1-x_8}P$ 電流狭窄層の電流注入窓となる部分をストライプ状に除去し、次に、該電流注入窓となる部分がストライプ状に除去されたGaAsキャップ層、 $In_{x_1}Ga_{1-x_1}As_{1-y_1}P_{y_1}$ 第二エッチング阻止層および $In_{x_7}Ga_{1-x_7}P$ 第一エッチング阻止層の電流注入窓となるストライプ状の部分を除去した後、前記第一導電型 $In_{x_8}Ga_{1-x_8}P$ 電流狭窄層上に前記電流注入窓を覆うようにして、組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型 $Al_{z_4}Ga_{1-z_4}As$ 上部第二クラッド層および第二導電型コンタクト層をこの順に積層し、前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値を0.25nm以下とし、前記第一および第二エッチング阻止層の各歪量と各膜厚との積の和の絶対値を0.25nm以下とし、前記圧縮歪量子井戸活性層、前記第一およびエッチング阻止層以外の全ての層を、前記第一導電型GaAs基板と格子整合させることを特徴とする半導体レーザ装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザ装置およびその製造方法に関し、特に、内部に電流狭窄構造と屈折率導波機構を備えた半導体レーザ装置およびその製造方法に関するものである。

【0002】

【従来の技術】従来より、発振波長が $0.9\mu m$ から $1.1\mu m$ の半導体レーザ装置において、基本横モードを得るために、結晶層の内部に電流狭窄層と屈折率導波機構を設けることが広くなされている。例えば、 $0.98\mu m$ 帯の半導体レーザ装置として、1995年発行のIEEE Journal of selected Topics in Quantum Electronics, Vol. 1, No. 2 pp. 102において、 $n-GaAs$ 基板上に $n-Al_{0.48}Ga_{0.52}As$ 下部クラッド層、アンダー $Al_{0.2}Ga_{0.8}As$ 光導波層、 $Al_{0.2}Ga_{0.8}As/In_{0.2}Ga_{0.8}As$ 二重量子井戸活性層、アンダー $Al_{0.2}Ga_{0.8}As$ 光導波層、 $p-Al_{0.48}Ga_{0.52}As$ 上部第一クラッド層、 $p-Al_{0.67}Ga_{0.33}As$ エッチング阻止層、 $p-Al_{0.48}Ga_{0.52}As$ 上部第二クラッド層、 $p-GaAs$ キャップ層、絶縁膜を積層し、通常の写真リソグラフィにより、選択エッチングを利用して、 $p-Al_{0.67}Ga_{0.33}As$ エッチング阻止層までの狭ストライプのリッジ構造を形成し、そのリッジ構造の両サイドをClガスのアシストによる選択MOCVD成長により $n-Al_{0.7}Ga_{0.3}As$ と $n-GaAs$ を埋め込み、絶縁膜を除去した後、 $p-GaAs$ を積層した電流狭窄と屈折率導波機構を作り付けたことを特徴とする基本横モード発振する半導体レーザ装置が報告されている。この装置においては、酸化されやすいAl組成の高い上部第一クラッド層の上に選択成長の困難な $AlGaAs$ 上部第二クラッド層を再成長することが非常に難しいという問題がある。

【0003】また、 $0.98-1.02\mu m$ 帯の半導体レーザ装置として、1993年発行のIEEE Journal of Quantum Electronics Vol. 29, No. 6 pp. 1936において、 $n-GaAs$ 基板上に $n-Al_{0.4}Ga_{0.6}As$ 下部クラッド層、アンダー $Al_{0.2}Ga_{0.8}As$ 光導波層、 $GaAs/InGaAs$ 二重量子井戸活性層、アンダー $Al_{0.2}Ga_{0.8}As$ 光導波層、 $p-Al_{0.4}Ga_{0.6}As$ 上部クラッド層、 $p-GaAs$ キャップ層、絶縁膜を積層し、通常の写真リソグラフィにより選択エッチングを利用して、 $p-Al_{0.4}Ga_{0.6}As$ 上部クラッド層の途中まで狭ストライプのリッジ構造を形成し、そのリッジ構造の両サイドを選択MOCVD成長により、 $n-In_{0.5}Ga_{0.5}P$ と $n-GaAs$ で埋め込み、絶縁膜を除去した後電極を形成した、電流狭窄と屈折率導波機構を作り付けたことを特徴とする基本横モード発振する半導体レーザ装置が報告されている。この装置においては、酸化されやすいAl組成の高い上部クラッド層の上にV族組成の違う $InGaP$ を再成長することが非常に難しいという問題がある。

【0004】さらに、 $0.98\mu m$ 帯のオールAlフリー半導体レーザ装置として、1995年発行のIEEE Journal of selected Topics in Quantum Electronics, Vol. 1, No. 2 pp. 189において、 $n-GaAs$ 基板上に、 $n-In$

GaPクラッド層、アンドープInGaAsP光導波層、InGaAsP引張り歪障壁層、InGaAs二重量子井戸活性層、InGaAsP引張り歪障壁層、アンドープInGaAsP光導波層、p-InGaP上部第一クラッド層、p-GaAs光導波層、p-InGaP上部第二クラッド層、p-GaAsキャップ層、絶縁膜を積層し、通常のフォトリソグラフィにより選択エッチングを利用してp-InGaP上部第一クラッド層の上部までの狭ストライプのリッジ構造を形成し、そのリッジ構造の両サイドを選択MOCVD成長により、n-In_{0.5}Ga_{0.5}Pで埋め込み、絶縁膜を除去したp-GaAsコンタクト層を形成した、電流狭窄層と屈折率導波機構を作り付けたことを特徴とする基本横モード発振する半導体レーザが報告されている。この装置においては、活性層の歪みを補償することにより、良好な信頼性が得られている。しかし、リッジ幅の制御性が悪いためにキंकレベルが150mW程度と低い。

【0005】

【発明が解決しようとする課題】上記のように、発振波長が0.9〜1.1μmで内部電流狭窄構造と屈折率導波機構を有する半導体レーザ装置においては、高出力がかつ基本横モードを得るための層構成が、特性上または信頼性上最適ではなかった。

【0006】本発明は上記事情に鑑みて、高出力発振下においても基本横モード発振する信頼性の高い半導体レーザ装置を提供することを目的とするものである。

【0007】

【課題を解決するための手段】本発明の半導体レーザ装置は、第一導電型GaAs基板上に、第一導電型下部クラッド層、下部光導波層、組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ であるIn_{x3}Ga_{1-x3}As_{1-y3}P_{y3}圧縮歪量子井戸活性層、上部光導波層、組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型In_{x8}Ga_{1-x8}P上部第一クラッド層、電流注入窓となるストライプ状の部分が除去された、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型In_{x1}Ga_{1-x1}As_{1-y1}P_{y1}エッチング阻止層、電流注入窓となるストライプ状の部分が除去された、組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型In_{x8}Ga_{1-x8}P電流狭窄層がこの順に積層された結晶層の上に、組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型Al_{z4}Ga_{1-z4}As上部第二クラッド層および第二導電型コンタクト層がこの順に積層されてなり、前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値が0.25nm以下であり、前記エッチング阻止層の歪量と膜厚の積の絶対値が0.25nm以下であり、前記圧縮歪量子井戸活性層および前記エッチング阻止層以外の全ての層が、前記第一導電型GaAs基板と格子整合する組成であることを特徴とするものである。

【0008】ここで、量子井戸活性層の歪量 Δa とは、GaAs基板の格子定数を c_s とし、活性層の格子定数

を c_a とすると、 $\Delta a = (c_a - c_s) / c_s$ で表される値であり、量子井戸活性層の膜厚を d_a とすると、両者の関係が $-0.25\text{nm} \leq \Delta a \cdot d_a \leq 0.25\text{nm}$ と表される。

【0009】また、エッチング阻止層の歪量 Δe とは、GaAs基板の格子定数を c_s とし、エッチング阻止層の格子定数を c_e とすると、 $\Delta e = (c_e - c_s) / c_s$ で表される値である。エッチング阻止層の膜厚を d_e とすると、両者の関係が $-0.25\text{nm} \leq \Delta e \cdot d_e \leq 0.25\text{nm}$ と表される。

【0010】また、上記格子整合するとは、GaAs基板の格子定数を c_s とし、成長層の格子定数を c とすると $(c - c_s) / c_s$ で表される値が ± 0.003 以内であることを示す。

【0011】本発明の他の半導体レーザ装置は、第一導電型GaAs基板上に、第一導電型下部クラッド層、下部光導波層、組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ であるIn_{x3}Ga_{1-x3}As_{1-y3}P_{y3}圧縮歪量子井戸活性層、上部光導波層、第二導電型上部第一クラッド層、電流注入窓となるストライプ状の部分が除去された、組成比が $0 \leq x_7 \leq 1$ である第二導電型In_{x7}Ga_{1-x7}P第一エッチング阻止層、電流注入窓となるストライプ状の部分が除去された、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型In_{x1}Ga_{1-x1}As_{1-y1}P_{y1}第二エッチング阻止層、電流注入窓となるストライプ状の部分が除去された、組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型In_{x8}Ga_{1-x8}P電流狭窄層がこの順に積層された結晶層の上に、組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型Al_{z4}Ga_{1-z4}As上部第二クラッド層および第二導電型コンタクト層がこの順に積層されてなり、前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値が0.25nm以下であり、前記第一および第二エッチング阻止層の各歪量と各膜厚との積の和の絶対値が0.25nm以下であり、前記圧縮歪量子井戸活性層、前記第一および第二エッチング阻止層以外の全ての層が、前記第一導電型GaAs基板と格子整合する組成であることを特徴とするものである。

【0012】上記本発明の他の半導体レーザ装置においては、前記第二導電型上部第一クラッド層が、組成比が $x_6 = (0.49 \pm 0.01)y_6$ および $0.2 < y_6 < 1$ であるIn_{x6}Ga_{1-x6}As_{1-y6}P_{y6}、または、組成比が $0.25 \leq z_5 \leq 0.7$ であるAl_{z5}Ga_{1-z5}Asのいずれかの組成であることが望ましい。

【0013】上述の各半導体レーザ装置においては、前記結晶層と前記第二導電型Al_{z4}Ga_{1-z4}As上部第二クラッド層との間に、10〜400nmの厚みの、組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型In_{x8}Ga_{1-x8}P層が積層されていることをが望ましい。

【0014】また、前記圧縮歪量子井戸活性層の上下に、組成比が $0 \leq x_5 \leq 0.3$ および $0 < y_5 \leq 0.6$ であるIn_{x5}Ga_{1-x5}As_{1-y5}P_{y5}引張り歪障壁層が形成されてお

り、前記圧縮歪量子井戸活性層の歪量と膜厚の積と、該引張り歪障壁層の歪量と該2つの引張り歪障壁層の合計の膜厚の積との和の絶対値が0.25nm以下であることが望ましい。

【0015】ここで、上記引張り歪障壁層の歪量 Δb は、GaAs基板の格子定数を c_s とし、障壁層の格子定数を c_b とすると、 $(c_b - c_s) / c_s$ で表される値である。

【0016】障壁層の合計膜厚を d_b とすると、 $-0.25\text{nm} \leq \Delta a \cdot d_a + \Delta b \cdot d_b \leq 0.25\text{nm}$ と表される。

【0017】また、ストライプの幅は1 μm 以上であってもよい。

【0018】本発明の半導体レーザ装置の製造方法は、第一導電型GaAs基板上に、第一導電型下部クラッド層、下部光導波層、組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ である $\text{In}_{x_3}\text{Ga}_{1-x_3}\text{As}_{1-y_3}\text{P}_{y_3}$ 圧縮歪量子井戸活性層、上部光導波層、組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 上部第一クラッド層、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型 $\text{In}_{x_1}\text{Ga}_{1-x_1}\text{As}_{1-y_1}\text{P}_{y_1}$ エッチング阻止層、組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 電流狭窄層、GaAsキャップ層をこの順に積層し、前記GaAsキャップ層の電流注入窓となる部分をストライプ状に除去し、次に、前記第一導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 電流狭窄層の電流注入窓となる部分をストライプ状に除去され、次に、該電流注入窓となる部分がストライプ状に除去されたGaAsキャップ層および $\text{In}_{x_1}\text{Ga}_{1-x_1}\text{As}_{1-y_1}\text{P}_{y_1}$ エッチング阻止層の電流注入窓となるストライプ状の部分を同時に除去した後、前記第一導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 電流狭窄層上に前記電流注入窓を覆うようにして、組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型 $\text{Al}_{z_4}\text{Ga}_{1-z_4}\text{As}$ 上部第二クラッド層および第二導電型コンタクト層をこの順に積層し、前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値を0.25nm以下とし、前記エッチング阻止層の歪量と膜厚の積の絶対値を0.25nm以下とし、前記圧縮歪量子井戸活性層および前記エッチング阻止層以外の全ての層を、前記第一導電型GaAs基板と格子整合させることを特徴とするものである。

【0019】本発明の他の半導体レーザ装置の製造方法は、第一導電型GaAs基板上に、第一導電型下部クラッド層、下部光導波層、組成比が $0 < x_3 \leq 0.4$ および $0 \leq y_3 \leq 0.1$ である $\text{In}_{x_3}\text{Ga}_{1-x_3}\text{As}_{1-y_3}\text{P}_{y_3}$ 圧縮歪量子井戸活性層、上部光導波層、第二導電型上部第一クラッド層、組成比が $0 \leq x_7 \leq 1$ である第二導電型 $\text{In}_{x_7}\text{Ga}_{1-x_7}\text{P}$ 第一エッチング阻止層、組成比が $0 \leq x_1 \leq 0.3$ および $0 \leq y_1 \leq 0.3$ である第二導電型 $\text{In}_{x_1}\text{Ga}_{1-x_1}\text{As}_{1-y_1}\text{P}_{y_1}$ 第二エッチング阻止層、組成比が $x_8 = 0.49 \pm 0.01$ である第一導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 電流狭窄層、GaAsキャップ層をこの順に積層し、前記GaAsキャ

ップ層の電流注入窓となる部分をストライプ状に除去し、次に、前記第一導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 電流狭窄層の電流注入窓となる部分をストライプ状に除去し、次に、該電流注入窓となる部分がストライプ状に除去されたGaAsキャップ層、 $\text{In}_{x_1}\text{Ga}_{1-x_1}\text{As}_{1-y_1}\text{P}_{y_1}$ 第二エッチング阻止層および $\text{In}_{x_7}\text{Ga}_{1-x_7}\text{P}$ 第一エッチング阻止層の電流注入窓となるストライプ状の部分を同時に除去した後、前記第一導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 電流狭窄層上に前記電流注入窓を覆うようにして、組成比が $0.20 \leq z_4 \leq 0.50$ である第二導電型 $\text{Al}_{z_4}\text{Ga}_{1-z_4}\text{As}$ 上部第二クラッド層および第二導電型コンタクト層をこの順に積層し、前記圧縮歪量子井戸活性層の歪量と膜厚の積の絶対値を0.25nm以下とし、前記第一および第二エッチング阻止層の各歪量と各膜厚との積の和の絶対値を0.25nm以下とし、前記圧縮歪量子井戸活性層、前記第一およびエッチング阻止層以外の全ての層を、前記第一導電型GaAs基板と格子整合させることを特徴とするものである。第一エッチング阻止層の歪量を Δe_1 、第二エッチング阻止層の歪量を Δe_2 とし、それぞれの膜厚を d_{e1} 、 d_{e2} とすると、 $-0.25\text{nm} \leq \Delta e_1 \cdot d_{e1} + \Delta e_2 \cdot d_{e2} \leq 0.25\text{nm}$ と表される。

【0020】上述の各半導体レーザ装置の製造方法においては、前記GaAsキャップ層を、第一導電型または第二導電型とすることができる、また、アンドープであってもよい。

【0021】さらには、前記GaAsキャップ層を積層することなく、半導体レーザ装置を製造してもよい。

【0022】また、前記第二導電型 $\text{Al}_{z_4}\text{Ga}_{1-z_4}\text{As}$ 上部第二クラッド層を積層する前に、前記第一導電型電流狭窄層上に前記電流注入窓を覆うようにして、10～400nmの厚みの、組成比が $x_8 = 0.49 \pm 0.01$ である第二導電型 $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ 層を積層することが望ましい。特に、該InGaP層は250～300nmの厚さであることが好ましい。

【0023】さらに、前記圧縮歪量子井戸活性層の上下に、組成比が $0 \leq x_5 \leq 0.3$ および $0 < y_5 \leq 0.6$ である $\text{In}_{x_5}\text{Ga}_{1-x_5}\text{As}_{1-y_5}\text{P}_{y_5}$ 引張り歪障壁層を積層し、前記圧縮歪量子井戸活性層の歪量と膜厚の積と、該引張り歪障壁層の歪量と該2つの引張り歪障壁層の合計の膜厚の積との和の絶対値を0.25nm以下とすることが望ましい。

【0024】なお、上記第一導電型と第二導電型とは互いに導電性が逆であり、例えば第一導電型がp型であれば、第二導電型はn型であることを示す。また、アンドープとは、p型あるいはn型のいずれの不純物もドーピングされていないことを示す。

【0025】

【発明の効果】本発明の半導体レーザ装置によると、特に、電流狭窄層を $\text{In}_{x_8}\text{Ga}_{1-x_8}\text{P}$ とし、第二クラッド層を $\text{Al}_{z_4}\text{Ga}_{1-z_4}\text{As}$ としているため、電流狭窄層と

第二クラッド層との屈折率の差によって生じる等価屈折率段差を $1.5 \sim 7 \times 10^{-3}$ 程度に精度良く作りつけることができ、高次モード発振のカットオフが容易に実現できる。このことにより、高い光出力まで、基本横モード発振を実現することができる。

【0026】また、第二上部クラッド層を成長する界面の層の組成にAlを含んでいると、Alが酸化され、特性上よくないという欠点があったが、本発明では再成長界面の層の組成にAlを含まないため、容易に第二上部クラッド層を成長させることができ、また、Alの酸化による結晶欠陥が生じないため、特性の劣化がなく、信頼性を向上させることができる。

【0027】また、内部に電流狭窄層を設けているので、電極とコンタクト層の接触面積を大きくとることができ、コンタクト抵抗を低減することができる。

【0028】また、電流狭窄層を設けることにより、活性領域への電流注入の際、電流の広がりをおさえることができ、横モード発振の光出力とのマッチングがよくなり、キンクレベルを上昇させることができる。

【0029】さらに、エッチング阻止層にInGaAsを用いているため、InGaP電流狭窄層とのエッチングレートの違いを利用し、ウェットエッチングによるストライプ幅の制御性を高めることができる。

【0030】前記結晶層と $Al_{1-x}Ga_xAs$ 上部第二クラッド層との間に $10 \sim 400$ nmの厚みのInGaP層を設けることにより、 $Al_{1-x}Ga_xAs$ 上部第二クラッド層のAlの組成制御範囲を広げることができる。

【0031】また、圧縮歪量子井戸活性層の上下に、組成比が $0 \leq x_5 \leq 0.3$ および $0 < y_5 \leq 0.6$ である $In_{1-x_5}Ga_{x_5}As_{1-y_5}P_{y_5}$ 引張り歪障壁層を形成した場合、しきい値電流の低減等、種々の特性および信頼性を向上させることができる。

【0032】また、ストライプ幅が $1 \mu m$ 以上の半導体レーザ装置において、上記構成による本発明を適用することはより効果的であり、マルチモードであっても、低雑音で高出力発振する半導体レーザを得ることができる。

【0033】また、本発明の半導体レーザ装置の製造方法によれば、特に、InGaP電流狭窄層の上にGaAsキャップ層を形成することにより、InGaP電流狭窄層の上に自然酸化膜が形成されたり、直接レジスト層が形成されて起こる層の変成等を防止できる。また、第二クラッド層を再成長する前にそのGaAsキャップ層を除去することにより、再成長界面に残る残さを除去でき、結晶欠陥の発生を防止することができる。

【0034】

【発明の実施の形態】以下に本発明の実施の形態を図面を用いて詳細に説明する。

【0035】本発明の第一の実施形態による半導体レー

ザ素子について、図1に作製過程の光出射方向に対しての断面図を示し、その製造方法と併せて説明する。

【0036】図1aに示すように、n型GaAs基板1上に有機金属気相成長法により $n-In_{1-x_8}Ga_{x_8}P$ 下部クラッド層2 ($x_8=0.49 \pm 0.01$)、nあるいはi- $In_{1-x_2}Ga_{x_2}As_{1-y_2}P_{y_2}$ 光導波層3 ($x_2=(0.49 \pm 0.01)y_2$, $0 \leq x_2 \leq 0.3$)、 $In_{1-x_3}Ga_{x_3}As_{1-y_3}P_{y_3}$ 圧縮歪量子井戸活性層4 ($0 < x_3 \leq 0.4$, $0 \leq y_3 \leq 0.1$)、pあるいはi- $In_{1-x_2}Ga_{x_2}As_{1-y_2}P_{y_2}$ 光導波層5 ($x_2=(0.49 \pm 0.01)y_2$, $0 \leq x_2 \leq 0.3$)、p- $In_{1-x_8}Ga_{x_8}P$ 上部第一クラッド層6 ($x_8=0.49 \pm 0.01$)、厚さが例えば 20 nmのnあるいはp- $In_{1-x_1}Ga_{x_1}As_{1-y_1}P_{y_1}$ エッチング阻止層7 ($0 \leq x_1 \leq 0.3$, $0 \leq y_1 \leq 0.3$)、厚さが例えば $1 \mu m$ の $n-In_{1-x_8}Ga_{x_8}P$ 電流狭窄層8 ($x_8=0.49 \pm 0.01$)、厚さが例えば 10 nmのGaAsキャップ層9を積層する。この上に SiO_2 膜10を形成し、(011)方向に通常のリソグラフィにより $3 \mu m$ 程度の幅のストライプ領域の SiO_2 膜10を除去する。

【0037】次に、図1bに示すように、 SiO_2 膜10をマスクとして、硫酸系エッチャントでGaAsキャップ層9をエッチングし、引き続き塩酸系エッチャントで $n-In_{1-x_8}Ga_{x_8}P$ 電流狭窄層8をエッチングすることにより、 $In_{1-x_1}Ga_{x_1}As_{1-y_1}P_{y_1}$ エッチング阻止層7を露出させる。

【0038】次に、図1cに示すように、 SiO_2 膜10をフッ酸系のエッチャントで除去し、引き続き硫酸系のエッチャントで、 $n-GaAs$ キャップ層9と溝の底面のp- $In_{1-x_1}Ga_{x_1}As_{1-y_1}P_{y_1}$ エッチング阻止層7を除去する。

【0039】その後、図1dに示すように、p- $Al_{1-x_4}Ga_{x_4}As$ 上部第二クラッド層11 ($0.2 \leq x_4 \leq 0.5$)、p-GaAsコンタクト層12を形成する。その上にp側電極13を形成し、基板の研磨を行いn側電極14を形成する。その後、試料を劈開して形成した共振器面に高反射率コート、低反射率コートを行い、チップ化して半導体レーザ素子を完成させる。p- $In_{1-x_8}Ga_{x_8}P$ 上部第一クラッド層6は基本横モード発振が高出力まで維持できる厚さとする。

【0040】本実施の形態においては、上部第二クラッド層を $Al_{1-x_4}Ga_{x_4}As$ とし、電流狭窄層を $In_{1-x_8}Ga_{x_8}P$ として内部電流狭窄構造と実屈折率構造を形成しており、屈折率段差を $1.5 \sim 7 \times 10^{-3}$ 程度にできるため、高い出力まで基本横モード発振を実現し、信頼性の高い半導体レーザを供給することができる。

【0041】なお、上記実施の形態において、GaAsキャップ層は、n型、p型、アンドープのいずれであってもよい。 $InGaP$ 電流狭窄層の上にGaAsキャップ層を形成することにより、 $InGaP$ 電流狭窄層の上に自然酸化膜が形成されたり、直接レジスト層が形成さ

れて起こる層の変成等を防止できる。また、第二クラッド層を再成長する前にそのGaAsキャップ層を除去することにより、再成長界面に残る残さを除去でき、結晶欠陥の発生を防止することができる。

【0042】しかしながら、必ずしもGaAsキャップ層を形成する必要はなく、第二の実施形態として図2に示すように、InGaP電流狭窄層8上に直接SiO₂膜10を形成し(図2a参照)、SiO₂膜10をマスクとして、塩酸系エッチャントでn-In_{x3}Ga_{1-x3}P電流狭窄層8をエッチングすることにより、In_{x1}Ga_{1-x1}As_{1-y1}P_{y1}エッチング阻止層7を露出させ(図2b参照)、SiO₂膜10をフッ酸系のエッチャントで除去し、引き続き硫酸系のエッチャントで、溝の底面のIn_{x1}Ga_{1-x1}As_{1-y1}P_{y1}エッチング阻止層7を除去して(図2c参照)、上記第一の実施形態と同様の半導体レーザ素子(図2d参照)を製造することもできる。

【0043】さらに、本発明の第三の実施形態による半導体レーザ素子の光出射方向に対しての断面図を図3に示す。第一の実施形態と同様の製造過程および層構成については同符号を付し説明を省略する。

【0044】上記第一の実施形態と同様の過程を経て、SiO₂膜10をフッ酸系エッチャントで除去し、引き続き硫酸系のエッチャントでGaAsキャップ層9と溝の底面のIn_{x1}Ga_{1-x1}As_{1-y1}P_{y1}エッチング阻止層7を除去した後、図3に示すように、厚さが例えば50nm程度のp-In_{x8}Ga_{1-x8}P層15(x₈=0.49±0.01)を積層し、このp-In_{x8}Ga_{1-x8}P層15上にp-Al_{z4}Ga_{1-z4}As(0.20≤z₄≤0.50)上部第二クラッド層11、p-GaAsコンタクト層12を形成する。その後第一の実施形態と同様の過程を経て、チップ化して半導

体レーザ素子を完成させる。

【0045】本実施の形態のように、p-InGaP層15を設けることにより、上部第二クラッド層のAl組成の制御範囲を広げることができる。なお、このp-InGaP層15の厚みは100nm程度のクラッド層に対して、10～400nmの範囲が好ましく、特に250～300nmが最適である。

【0046】本発明の第四の実施形態による半導体レーザ素子の光出射方向に対しての断面図を図4に示す。第一および第三の実施形態と同様の製造過程および層構成については同符号を付し説明を省略する。

【0047】本実施形態は、第三の実施形態の半導体レーザ素子において、In_{x3}Ga_{1-x3}As_{1-y3}P_{y3}圧縮歪量子井戸活性層4(0<x₃≤0.4、0≤y₃≤0.1)の上下に、In_{x5}Ga_{1-x5}As_{1-y5}P_{y5}引張り歪障壁層16(0≤x₅≤0.3、0<y₅≤0.6)、In_{x5}Ga_{1-x5}As_{1-y5}P_{y5}引張り歪障壁層17(0≤x₅≤0.3、0<y₅≤0.6)をさらに積層させたものである。本実施の形態は、この障壁層のない実施形態と比較して、しきい値電流の低下等特性の改善がなされ、信頼性

が向上する。

【0048】なお、上記第一から第四の実施形態において、下部クラッド層の組成をAl_{z5}Ga_{1-z5}As(0.25≤z₅≤0.7)とし、光導波層の組成をAl_{z2}Ga_{1-z2}As(0≤z₂≤0.2)としてもよい。

【0049】次に、本発明の第五の実施形態による半導体レーザ素子について、その作製過程の光出射方向に対しての断面図を図5に示し、その製造方法と併せて説明する。

【0050】図5aに示すように、有機金属気相成長法により、n-GaAs基板81上に、n-In_{x6}Ga_{1-x6}As_{1-y6}P_{y6}下部クラッド層82(x₆=(0.49±0.01)y₆、0.2<y₆<1)、nあるいはi-In_{x2}Ga_{1-x2}As_{1-y2}P_{y2}光導波層83(x₂=(0.49±0.01)y₂、0≤x₂<x₆)、In_{x3}Ga_{1-x3}As_{1-y3}P_{y3}圧縮歪量子井戸活性層84(0<x₃≤0.4、0≤y₃≤0.1)、pあるいはi-In_{x2}Ga_{1-x2}As_{1-y2}P_{y2}光導波層85、p-In_{x6}Ga_{1-x6}As_{1-y6}P_{y6}上部第一クラッド層86、p-In_{x7}Ga_{1-x7}P第一エッチング阻止層87(0≤x₇≤1)、厚さが例えば20nmのp-In_{x1}Ga_{1-x1}As_{1-y1}P_{y1}第二エッチング阻止層88(0≤x₁≤0.3、0≤y₁≤0.3)、厚さが例えば1μmのn-In_{x8}Ga_{1-x8}P電流狭窄層(x₈=0.49±0.01)89、厚さが例えば10nmのGaAsキャップ層90を積層する。この上にSiO₂膜91を形成し、(011)方向に通常のリソグラフィにより3μm程度の幅のストライプ領域のSiO₂膜91を除去する。

【0051】次に、図5bに示すように、SiO₂膜91をマスクとして、硫酸系エッチャントでGaAsキャップ層90をエッチングし、引き続き塩酸系エッチャントでn-In_{x8}Ga_{1-x8}P電流狭窄層89をエッチングすることにより、p-In_{x1}Ga_{1-x1}As_{1-y1}P_{y1}第二エッチング阻止層88を露出させる。

【0052】次に、図5cに示すように、SiO₂膜91をフッ酸系のエッチャントで除去し、引き続き硫酸系のエッチャントで、GaAsキャップ層90と溝の底面のp-In_{x1}Ga_{1-x1}As_{1-y1}P_{y1}第二エッチング阻止層88を除去する。

【0053】次に、図5dに示すようにp-Al_{z4}Ga_{1-z4}As(0.20≤z₄≤0.50)上部第二クラッド層92、p-GaAsコンタクト層93を形成する。その上にp側電極94を形成し、基板の研磨を行いn側電極95を形成する。その後、試料を劈開して形成した共振器面に高反射率コート、低反射率コートを行い、チップ化して半導体レーザ素子を完成させる。p-In_{x6}Ga_{1-x6}As_{1-y6}P_{y6}上部第一クラッド層86は基本横モード発振が高出力まで維持できる厚さとする。

【0054】なお、上記実施の形態においては、前述の第一の実施形態の場合と同様に、GaAsキャップ層は、n型、p型、アンドープのいずれであってもよい。

さらには、必ずしもGaAsキャップ層を形成する必要はない。

【0055】第六の実施形態として図6に示すように、InGaP電流狭窄層89上に直接SiO₂膜91を形成し(図6a参照)、SiO₂膜91をマスクとして、塩酸系エッチャントでn-In_{1-x}Ga_{1-x}P電流狭窄層89をエッチングすることにより、In_{1-x}Ga_{1-x}As_{1-y}P_y第二エッチング阻止層88を露出させ(図6b参照)、SiO₂膜91をフッ酸系のエッチャントで除去し、引き続き硫酸系のエッチャントで、溝の底面のp-In_{1-x}Ga_{1-x}As_{1-y}P_y第二エッチング阻止層88を除去して(図6c参照)、上記第五の実施形態と同様の半導体レーザ素子(図6d参照)を製造することもできる。

【0056】さらに、本発明の第七の実施形態による半導体レーザ素子の光出射方向に対しての断面図を図7に示す。第一の実施形態と同様の製造過程および層構成については同符号を付し説明を省略する。

【0057】上記第五の実施形態と同様の過程を経て、SiO₂膜91をフッ酸系エッチャントで除去し、引き続き硫酸系のエッチャントでGaAsキャップ層90と溝の底面のp-In_{1-x}Ga_{1-x}As_{1-y}P_y第二エッチング阻止層88を除去した後、図7に示すように、厚さが例えば50nm程度のp-In_{1-x}Ga_{1-x}P層96(x=0.49±0.01)を積層し、このp-In_{1-x}Ga_{1-x}P層96上にp-Al_zGa_{1-z}As(0.20≤z≤0.50)上部第二クラッド層92、p-GaAsコンタクト層93を形成する。その後第五の実施形態と同様の過程を経て、チップ化して半導体レーザ素子を完成させる。

【0058】前述の第三の実施形態と同様に、このp-InGaP層96の厚みは100nm程度のクラッド層に対して、10~400nmの範囲が好ましく、特に250~300nmが最適である。

【0059】本発明の第八の実施形態による半導体レーザ素子の光出射方向に対しての断面図を図8に示す。第五および第七の実施形態と同様の製造過程および層構成については同符号を付し説明を省略する。

【0060】本実施形態は、第七の実施形態の半導体レーザ素子において、In_{1-x}Ga_{1-x}As_{1-y}P_y圧縮歪量子井戸活性層84(0<x≤0.4、0≤y≤0.1)の上下に、In_{1-x}Ga_{1-x}As_{1-y}P_y引張り歪障壁層97(0≤x≤0.3、0<y≤0.6)、In_{1-x}Ga_{1-x}As_{1-y}P_y引張り歪障壁層98(0≤x≤0.3、0<y≤0.6)をさらに積層させたものである。本実施の形態は、この障壁層のない実施形態と比較して、しきい値電流の低下等特性の改善がなされ、信頼性が向上する。

【0061】なお、上記第五から第八の実施形態において、下部クラッド層および第一上部クラッド層の組成をAl_zGa_{1-z}As(0.25≤z≤0.7)としてもよい。

【0062】また、上記各実施の形態の半導体レーザ装置において、発振する波長λに関しては、In_{1-x}Ga_{1-x}P層96

As_{1-y}P_y圧縮歪活性層(0<x≤0.4、0≤y≤0.1)より、900<λ<1200(nm)の範囲までの制御が可能である。

【0063】また、上記の実施の形態においては、屈折率導波機構付き半導体レーザ装置についてのみ記載しているが、回折格子付きの半導体レーザ装置や光集積回路の作製にも用いることが可能である。

【0064】また、層構成は、n型の導電性を有するGaAs基板を使用した場合について記述しているが、p型の導電性を有する基板を用いた層構成でもよく、この場合、上記すべての導電性を反対にすればよい。

【0065】また、上記の実施の形態においては、基本横モード発振する半導体レーザ装置の製造方法について述べたが、高出力化をはかる観点から3μm以上のストライプ幅の多モード発振する屈折率導波型幅広半導体レーザの作製にも用いることができる。

【0066】また、上記の実施の形態では、量子井戸が単一で光導波層組成が一定のSQW-SCHと呼ばれる構造を示したが、SQWの代わりに量子井戸を複数とする多重量子井戸構造であってもよい。

【0067】また、結晶層の成長法として、固体あるいはガスを原料とする分子線エピタキシャル成長法を用いてもよい。

【図面の簡単な説明】

【図1】本発明の第一の実施形態による半導体レーザ素子の作製過程を示す断面図

【図2】本発明の第二の実施形態による半導体レーザ素子の作製過程を示す断面図

【図3】本発明の第三の実施形態による半導体レーザ素子の断面図

【図4】本発明の第四の実施形態による半導体レーザ素子の断面図

【図5】本発明の第五の実施形態による半導体レーザ素子の作製過程を示す断面図

【図6】本発明の第六の実施形態による半導体レーザ素子の作製過程を示す断面図

【図7】本発明の第七の実施形態による半導体レーザ素子の断面図

【図8】本発明の第八の実施形態による半導体レーザ素子の断面図

【符号の説明】

- 1 GaAs基板
- 2 InGaP下部クラッド層
- 3 InGaAs P光導波層
- 4 InGaAs P量子井戸活性層
- 5 InGaAs P光導波層
- 6 InGaP上部第一クラッド層
- 7 InGaAs Pエッチング阻止層
- 8 InGaP電流狭窄層
- 9 GaAsキャップ層

15

16

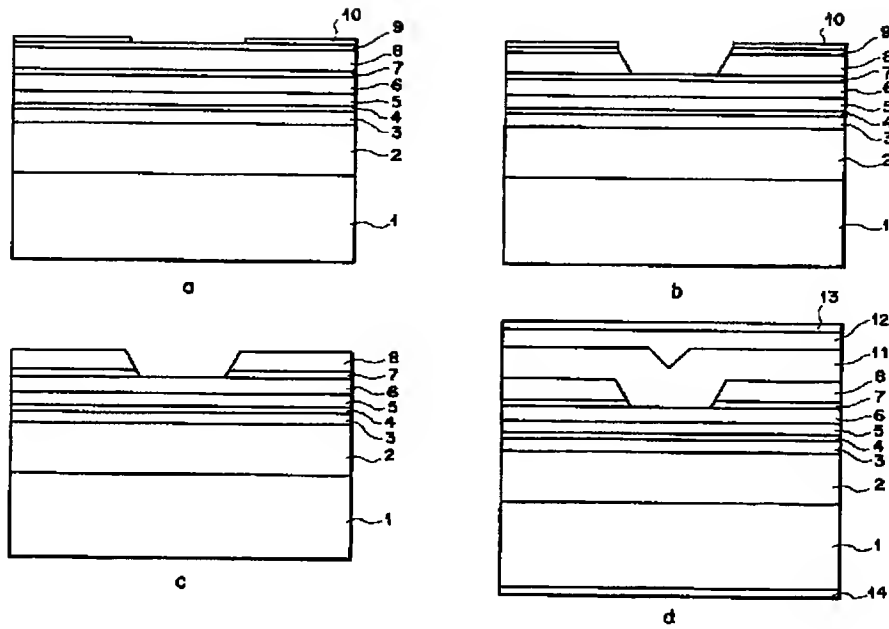
10 SiO₂ 膜

* 12 GaAs コンタクト層

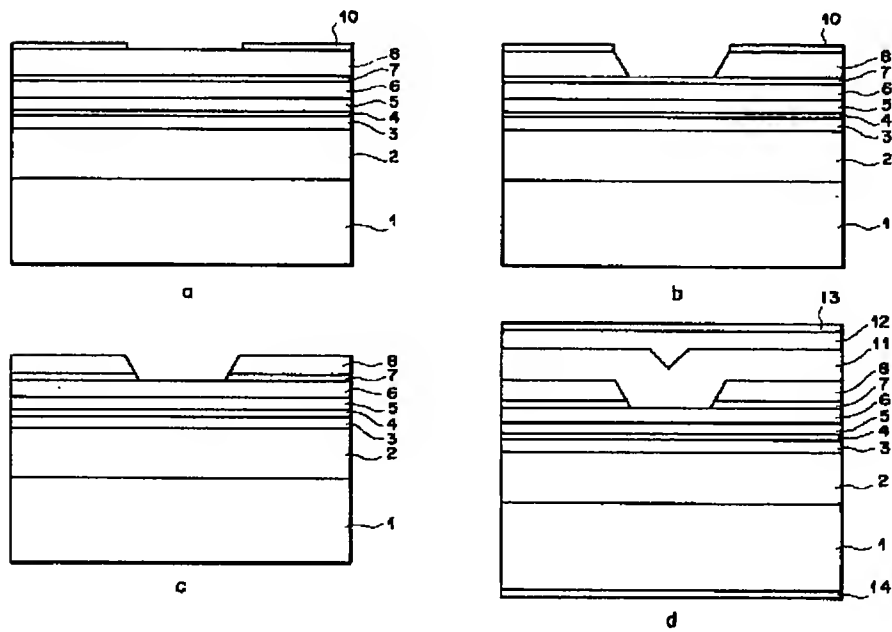
11 AlGaAs 上部第二クラッド層

*

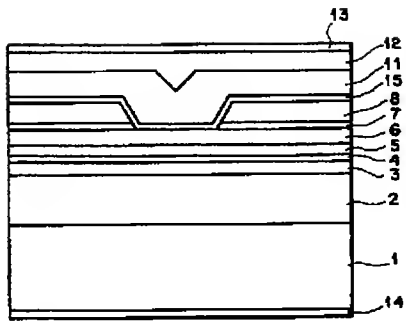
【図1】



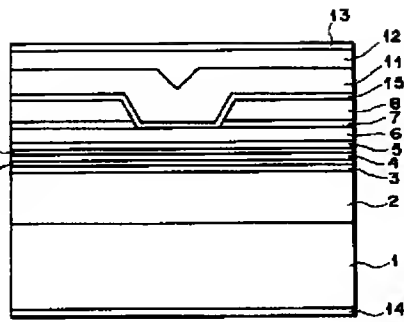
【図2】



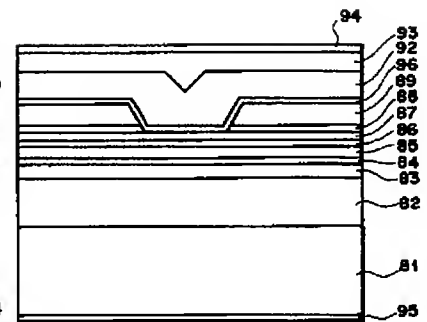
【図3】



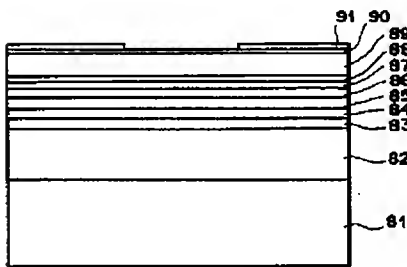
【図4】



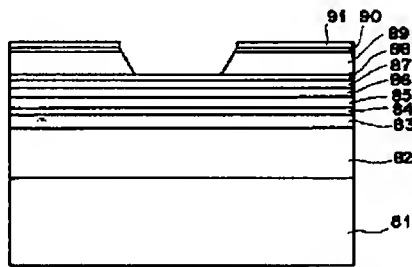
【図7】



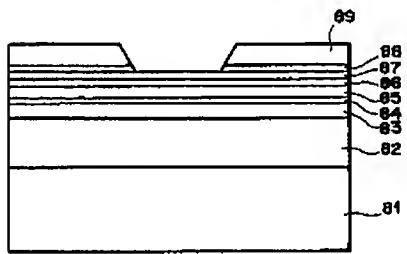
【図5】



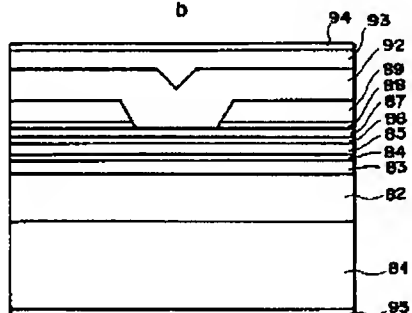
a



b

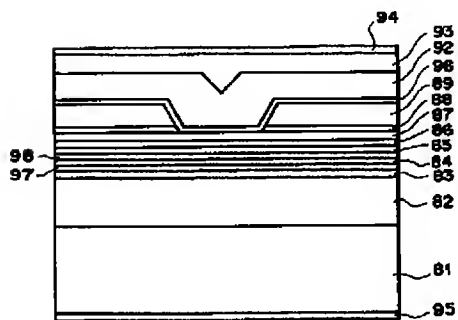


c



d

【図8】



【図6】

